

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-184848

(43)Date of publication of application : 24.07.1989

(51)Int.Cl.

H01L 21/88

H01L 21/285

(21)Application number : 63-004671

(71)Applicant : AGENCY OF IND SCIENCE &
TECHNOL

(22)Date of filing : 14.01.1988

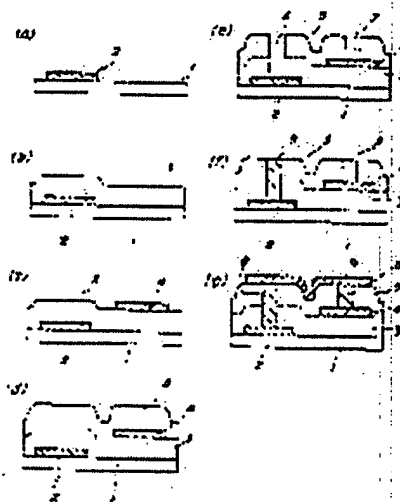
(72)Inventor : SHIOZAKI KOJI
OOTAKE HIROI

(54) MANUFACTURE OF MULTILAYER INTERCONNECTION

(57)Abstract:

PURPOSE: To improve remarkably the reliability of a multilayer interconnection, by burying and growing selectively and flatly conductor material like tungsten in through holes having different depths.

CONSTITUTION: On a semiconductor substrate 1, the following are stuck; a first layer MoSix wiring 2, an interlayer insulating film 3, a second layer Al-Si wiring 4 and an interlayer insulating film 5. Through holes 6, 7 reaching the first layer MoSix wiring 2 and the second layer Al-Si wiring 4 are formed. Tungsten 8 is selectively grown in the through holes 6, 7 whose depths are different. In this case, as the result of difference of optical reflectivity of the base wirings 2, 4, the film growing speed in the deep through hole 6 is faster than the other. Therefore the tungsten 8 is buried and grown with excellent flatness in the through holes 6, 7 having different depths. Next, the third layer Al-Si wiring 9 is formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of
rejection]

⑫ 公開特許公報(A)

平1-184848

⑮ Int.Cl.

H 01 L 21/88
21/285

識別記号

3 0 1

庁内整理番号

K-6708-5F
R-7638-5F

⑬ 公開 平成1年(1989)7月24日

審査請求 有 請求項の数 3 (全4頁)

⑭ 発明の名称 多層配線の製造方法

⑰ 特 願 昭63-4671

⑱ 出 願 昭63(1988)1月14日

⑲ 発 明 者 塩 崎 宏 司 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内⑲ 発 明 者 大 竹 弘 亥 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑲ 出 願 人 工 業 技 術 院 長 東京都千代田区霞が関1丁目3番1号

明 細 書

1. 発明の名称

多層配線の製造方法

2. 特許請求の範囲

1. 半導体基板上に第1層の導体配線を形成する工程と、

該第1層の導体配線上に第1の層間絶縁膜を介して第2層の導体配線を形成する工程と、

該第2層の導体配線上に第2の層間絶縁膜を形成する工程と、

上記第2の層間絶縁膜及び第1の層間絶縁膜にそれぞれ上記第1層及び第2層の導体配線に通じる第1及び第2のスルーホールを形成する工程と、

該第1及び第2のスルーホールに選択成長により導体を埋め込む工程と、

上記第2の層間絶縁膜上に上記第1及び第2のスルーホールに埋め込まれた導体に接続される第3層の導体配線を形成する工程と、
を含んでなり、

上記第1層及び第2層の導体配線をそれぞれ光学的反射率の異なる導体材料で形成するようになしたことを特徴とする多層配線の製造方法。

2. 前記第1及び第2のスルーホールに選択成長により埋め込まれる導体材料をタングステンと
なした第1項記載の多層配線の製造方法。

3. 前記第1層の導体配線として、前記第2層の導体配線に用いた導体材料の光学的反射率より低い導体材料を用いて形成してなる第1項記載の多層配線の製造方法。

3. 発明の詳細な説明

〈産業上の利用分野〉

本発明は、超LSIの金属配線技術として期待されている多層配線の製造方法の改良に関する。

〈従来の技術〉

集積回路の高集積、高密度化に伴って、多層配線技術が重要となって来ている。しかし層間絶縁膜に形成するスルーホールの微細化と共に、従来の多層配線技術では、スルーホール内の配線の膜厚が薄くなり、多層配線の信頼性が低下するとい

う問題が発生している。

このため、最近第2図(a)乃至(c)に示すように、半導体基板21上に第1層の配線22を形成した後、第1の層間絶縁膜23を形成し、更にその上に第2層の配線24を形成した後、第2の層間絶縁膜25を形成し、次にこれらの層間絶縁膜23、25にそれぞれ第1層及び第2層の配線22、24に通じるスルーホール26、27を開けた後、スルーホール26、27内にタングステン28、28を選択的に形成し、更にその後第3層の配線29を形成する方法が提案されている。

〈発明が解決しようとする問題点〉

しかしながら、上記した従来方法では、3層以上の多層配線構造において、深さの異なるスルーホールを有する場合、スルーホールの深さの違いがその中に導体を埋め込む工程である選択成長後の平坦性に反映され、深いスルーホール26で第3層の配線29の被覆特性が低下し、多層配線の信頼性が低下するという問題が発生していた。

本発明は上記の点に鑑みて創案されたものであ

るようになしており、特に第1層の導体配線に第2層の導体配線に用いた導体材料の光学的反射率よりも低い材料を用いることにより、例えばタングステン等のスルーホールに埋め込む導体材料の選択成長速度を制御し、深さの異なるスルーホールにも選択的かつ平坦にタングステン等の導体材料を成長し、多層配線の信頼性を向上させるようになっている。

〈作 用〉

例えば、本発明の実施例において用いるタングステンの選択成長では、選択性を向上させるため、ウェハに光エネルギービームを短時間照射してタングステンを成長させる方法が採用されている。この方法では、下地材料の光学的反射率によりウェハの温度が異なってくるため、タングステンの成長速度が異なることになる。例えば WSi_x と $MoSi_x$ 上のタングステンの成長速度の温度依存性は第3図に示すようになり、光学的反射率の低い $MoSi_x$ 上にタングステンを選択成長させた場合、 WSi_x 上にタングステンを選択成長さ

り、異なるスルーホールに導体材料を選択的かつ平坦に形成し、多層配線の信頼性の向上を図り得る新規な多層配線の製造方法を提供することを目的としている。

〈問題点を解決するための手段〉

上記の目的を達成するため、本発明の多層配線の製造方法は、半導体基板上に第1層の導体配線を形成する工程と、この第1層の導体配線上に第1の層間絶縁膜を介して第2層の導体配線を形成する工程と、この第2層の導体配線上に第2の層間絶縁膜を形成する工程と、上記の第2の層間絶縁膜及び第1の層間絶縁膜にそれぞれ上記の第1層及び第2層の導体配線に通じる第1及び第2のスルーホールを形成する工程と、この第1及び第2のスルーホールに選択成長により導体を埋め込む工程と、上記の第2の層間絶縁膜上に上記の第1及び第2のスルーホールに埋め込まれた導体に接続される第3層の導体配線を形成する工程とを含んでなり、上記の第1層及び第2層の導体配線をそれぞれ光学的反射率の異なる導体材料で形成

せた場合に比べ、 $MoSi_x$ の方が温度が高くなる結果、30～40%の成長速度の増大がある。

また、光学的反射率の低い WSi_x などのシリサイドに比べて光学的反射率の高い Al 膜等はタングステンの成長速度が50%程度低くなる。

したがって、各層の導体配線に光学的反射率の異なる導体材料を適宜選択して用いることにより、スルーホールの深さに限定されることなく、スルーホールにタングステン等の導体材料を選択的かつ平坦に成長させることが出来、その結果、多層配線の信頼性が向上する。

〈実施例〉

以下、図面を参照して本発明の一実施例を詳細に説明する。

第1図(a)乃至(g)は各々本発明に係る多層配線の製造方法の一実施例の工程説明図である。

まず、第1図(a)に示すように半導体基板1上にスパッタ法により $MoSi_x$ を0.5 μm 厚で被覆し、第1層 $MoSi_x$ 配線2を形成する。次に第1図(b)に示すようにCVD法等の慣用手法により

層間絶縁膜3を1.0 μm 被着した後、第1図(c)に示すようにスパッタ法によりAl-Si膜を1.0 μm 厚で被着して第2層Al-Si配線4を形成する。次に、更に第1図(d)に示すようにCVD法等の慣用手法により層間絶縁膜5を1.2 μm 厚に被着した後、第1図(e)に示すように上記した層間絶縁膜3, 5の所定の位置に、それぞれ上記した第1層MoSi_x配線2及び第2層Al-Si配線4に通ずるスルーホール6及び7を形成する。その後、第1図(f)に示すようにそれぞれ深さの異なるスルーホール6及び7に例えばWF₆のH₂還元法によるタングステンの選択CVD法によりタングステン8を選択的に成長させる。この場合、下地配線2, 4の光学的反射率の相違により深いスルーホール6における成膜速度の方が他方より速くなり、結果として深さの異なるスルーホール6, 7にタングステン8が平坦性良く埋込み形成されることになる。

その後、第1図(g)に示すように第3層Al-Si配線9を形成する。

図、第2図(a)乃至(c)はそれぞれ従来の方法により製造される多層配線形成工程を説明するための図、第3図はWSi_x、MoSi_x上のタングステンの成長速度の温度依存性を示す図である。

1…半導体基板、 2…第1層MoSi_x配線、
3…層間絶縁膜I、 4…第2層Al-Si配線、
5…層間絶縁膜II、 6, 7…スルーホール、
8…選択成長タングステン(導体)、 9…第3層Al-Si配線。

出願人 工業技術院長

以上のように、各層の導体配線を指定することにより、深さの異なるスルーホールにタングステンを選択的かつ平坦に埋込み形成することが出来、多層配線の信頼性が向上する。

なお、本発明は上記した実施例に限定されるものではなく、その主旨を逸脱しない範囲で種々の変形で実施することが出来、例えば各層の導体配線の種類及び組合せ、層間絶縁膜の膜厚等は、その導体材料の光学的反射率により適宜決定することが出来ることは言うまでもない。また4層以上の多層配線にも適用し得ることは言うまでもない。
(発明の効果)

以上のように本発明によれば、深さの異なるスルーホール内にタングステン等の導体材料を選択的に、かつ平坦に埋込み成長することが出来、その結果多層配線の信頼性を著しく向上させることが出来る。

4. 図面の簡単な説明

第1図(a)乃至(g)はそれぞれ本発明に係る多層配線の製造方法の一実施例の工程を説明するための

